

☐

I'm not robot

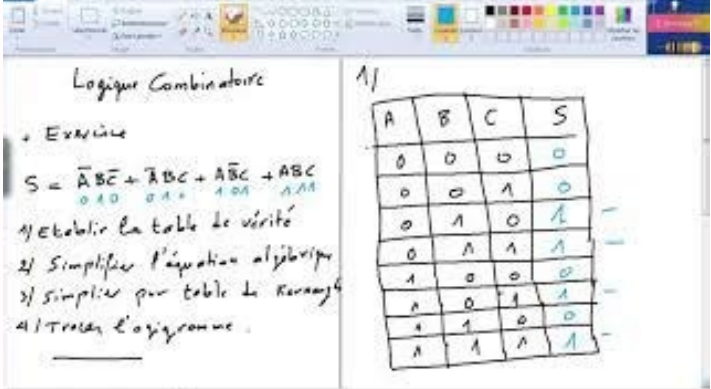

reCAPTCHA

I'm not robot!

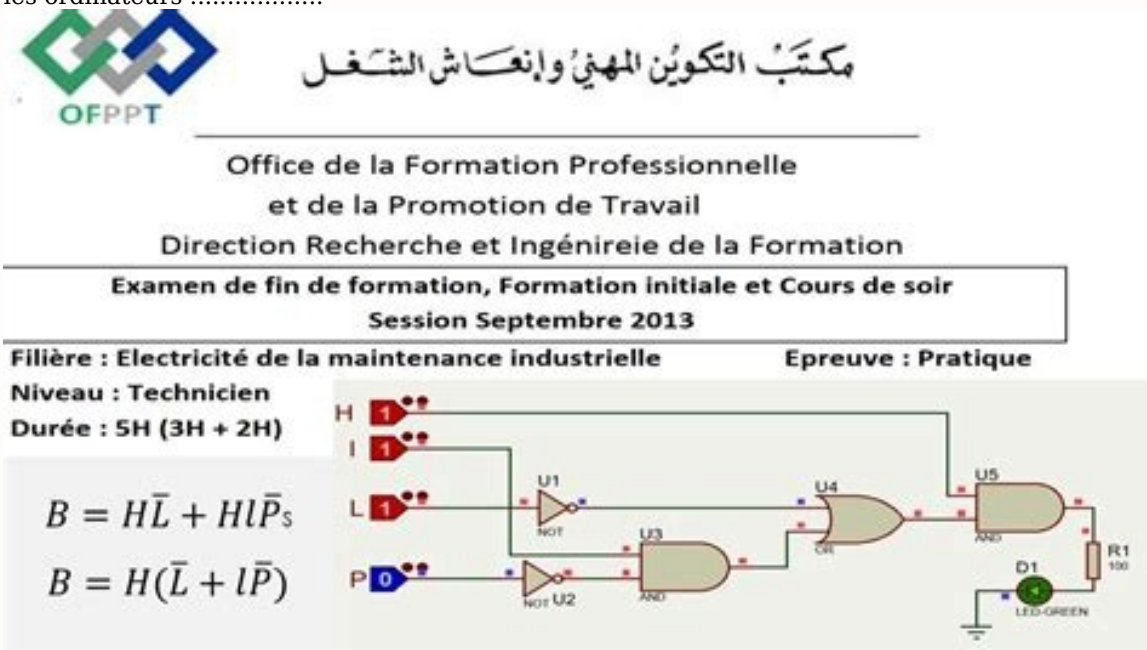
Logique combinatoire et séquentielle examen

Examen logique combinatoire et séquentielle usthb.

L'ensemble des outils informatiques sont basés sur les mêmes principes de calcul (loi de tout ou rien).



Les calculs habituels sont effectués dans le système de numération décimal, par contre le calcul électronique ne peut pas utiliser ce système car le circuit électronique ne permet pas de distinguer 10 états. Le système de numération binaire ne comportera que 2 états 0 et 1. Le système de numération traitant des nombres binaires est appelé système binaire ou système à base 2. Ce système comporte deux chiffres 0 et 1. Les chiffres binaires sont aussi appelés 'bits' (venu de binary digit). Physiquement, dans les circuits électroniques numériques, un bit 0 est représenté par une tension basse (LOW) et un bit 1, par une tension haute (HIGH). Les êtres humains ont toujours travaillé avec le système décimal. Ce dernier est malheureusement difficile à adapter aux mécanismes numériques, car il est difficile de concevoir du matériel électronique fonctionnant sur dix plages de tensions différentes. Examen corrigé: [Télécharger PDF 1: Examen Logique Combinatoire et Séquents](#) - ICI [Télécharger PDF 2: Examen Logique Combinatoire et Séquents](#) - ICI

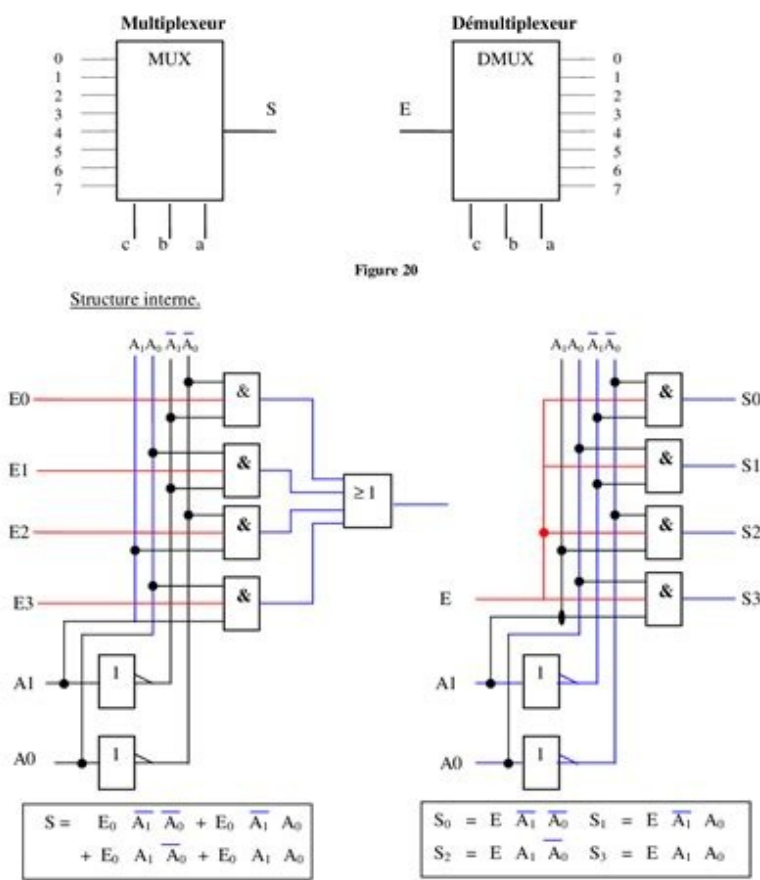
[illegible]

18 1.6 Arithmétique binaire : (Opérations dans le système binaire)	19 1.6.1 L'addition	19 1.6.2 Soustraction	21 1.6.3 Quelques remarques
--	---------------------------	-----------------------------	-----------------------------------

C.P.G.E-TSI Cours logique combinatoire_2007_2008

Le sélecteur de données est un circuit qui à partir d'une adresse binaire (n bits) va sélectionner l'une des 2ⁿ entrées pour la mettre en communication avec la sortie.

Le répartiteur est un circuit qui à partir d'une adresse binaire (n bits) va aiguiller l'entrée vers l'une des 2ⁿ sorties.



22 1.6.4 Multiplication 26 1.6.5 Division binaire

LQTMV-Tanger

Logique séquentielle : Partie 1

M. SALAMANI

Bascule JK synchrone à front montant d'horloge

Table de vérité				
H	J	K	Q	Commentaire
↑	0	0	q	Mémorisation
↑	0	1	0	Mise à 0 de la sortie Q
↑	1	0	1	Mise à 1 de la sortie Q
↑	1	1	q	Basculement de l'état de sortie

435. Bascule T

Définition

La bascule T est une bascule synchrone possédant une seule entrée de commande T (Timing).
➤ La sortie Q de la bascule T change d'état à chaque front actif de l'horloge.
➤ En absence du signal d'horloge, la bascule conserve l'état précédant de la sortie Q (mémorisation).
La bascule T est l'un des éléments constitutifs de certains compteurs.

Remarque

T constitue l'entrée horloge H de la bascule ⇒ T : Toggle (bouton ou basculer).

Symboles

Symbole	Commentaire
	Bascule T synchrone à front montant
	Bascule T synchrone à front descendant et à commande asynchrone
	Bascule T synchrone à front descendant et à commande asynchrone complémentée

Constitution d'une bascule T

La bascule T peut être réalisée à partir d'une bascule D ou d'une bascule JK selon les schémas de la page 8.
Les deux montages des bascules permettent d'obtenir un diviseur de fréquence par 2 du signal T.

Sciences et technologies électriques

Niveau 1^{ère}

Sciences de l'ingénieur

Unité ATC

7

Fonction Traiter

27 Exercices d'application : Les systèmes de numération	28 Chapitre 2 logique combinatoire	31 Introduction	31 2.1 Fonctions logiques	32 2.1.1 Définition	32 2.1.2
Opérateur OUI	34 2.1.3 Opérateur NON, négation : (fonction complément)	34 2.1.4 Fonction ET	35 Figure 9. Matérialisation de la fonction ET		
33 2.1.5 Fonction OU	37 Figure 10.				

Dernière mise à jour
17/02/2016

Codage de l'information et
systèmes logiques

Dern. DEFAUCHY
Cours

AJ2.2.3.03 Composant électronique NOR à 2 entrées

Voulez un exemple de composant ajouté à un circuit imprimé qui réalise la fonction NOR 4 fois :

AJ2.3 Remarques sur les opérateurs

AJ2.3.1 Réalisation des fonctions OR et NOR

AJ2.3.2 Réalisation des fonctions 1 ou 0

On peut réaliser la fonction 1 à partir d'une variable d'entrée aine :

On peut réaliser la fonction 0 à partir d'une variable d'entrée aine :

Page 18 sur 27

Matérialisation de la fonction OU	37 2.2 Théorème de DEMORGAN	38 2.2.2 Théorème 2	39 3 Autres portes logiques	40 2.3.1 Porte logique NON_ET (NAND)
	40 2.3.2 Porte logique NON OU : (NOR)	41 2.3.3 Porte logique « OU exclusif »	42 2.3.4 Porte logique NON OUexclusif : (XNOR)	
44 2.4 Table de vérité et forme canonique de la fonction logique	45 2.5 Simplification des fonctions logiques	47 2.5.1 Introduction		
47 2.5.2 Simplification algébrique				
47 2.5.3 Simplification graphique « utilisation du tableau de Karnaugh »				
48 2.6 Fonctions arithmétiques usuelles et comparateurs	50 2.6.1 Semi additonneur ou demi- additonneur(semi-adder)	50 2.6.2 Semi soustracteur (demi soustracteur)	54 2.6.3 Comparateur	55 2.6.4 Contrôle de parité
décodeur binaire	56 2.7 Codage- Décodage - transcodage	57 2.7.1 Les codeurs	57 2.7.1.1 Codage décimal en binaire naturel	59 2.7.2.2 Le
démultiplexeurs	60 2.7.3 Les transcodeurs	63 2.7.4 Les afficheurs	65 2.7.5 Multiplexage / Démultiplexage	75 2.7.5.1 Les multiplexeurs
Caractéristiques fondamentales d'une porte logique	78 2.7.5.3 Application des multiplexeurs / démultiplexeurs	80 Exercices d'application	84 Synthèse des circuits combinatoires	90 Codage- décodage- Transcodage
(Tri states)	90 Synthèse de circuits combinatoires	95 Chapitre 3 Technologie des circuits intégrés	97 Introduction	97 3.1 Les technologies de circuits intégrés
Reset set)	101 3.2.2 Compatibilité	101 3.2.3 Immunité au bruit	101 3.2.4 Temps de propagation	103 3.3 Circuits logiques à sorties 3 états
117 4.2.1 Bascule RS synchrone : (RS, T) ou RS clock	103 3.4 Matérialisation de quelques fonctions logiques	104 Chapitre 4 logique séquentielle	108 Introduction	108 4.1 Les bascules
121 4.3.1 Les compteurs synchrones et asynchrones	110 4.1.2 Bascule JK	114 4.1.3 Bascule T	115 4.1.4 Bascule D	116 4.2 Les bascules synchrones
	118 4.2.2 Bascule RS avec des entrées asynchrones	118 4.2.3 Bascule synchrone JK	121 4.3 Les compteurs	121 4.3.1 Les compteurs synchrones et asynchrones
	121 4.4 les registres	129 4.4.1 Définition	130 4.4.2 Types de registres	131 4.4.3 Application des registres
134 4.5 Les mémoires	139 4.5.1 Définition	139 4.5.2 Les différents types de mémoires	139 4.5.3 Organisation de la mémoire	140 4.5.4 Les caractéristiques des mémoires
étudiants de licence Option : - Automatique 1 ALGEBRE DE BOOLE ET FONCTION LOGIQUE	144 4.5.5 Construction d'une ROM/ RAM	145 Sujets d'examens	148 = تجميل - chapitre1- circuits-logiques تجميل	148 = تجميل - chapitre1- circuits-logiques تجميل
dérivées des opérations de base	1.1 Electronique numérique	1.2 Système numérique	1.3 Algèbre de Boole (algèbre binaire)	1.4 Définitions de base
fonctions logiques	1.4.1 Etats logiques	1.4.2 La logique positive	1.4.3 La logique négative	1.4.4 Variable logique
simplification par la méthode de Karnaugh	1.4.5 Opérations logiques de base	1.4.6 Opérations logiques	1.4.7 Fonctions logiques	1.4.8 La porte logique
combinatoires	1.4.9 Symboles Normalisés des Portes Logiques	1.5 Les propriétés des fonctions logiques dérivées	1.6.1 NAND et NOR (Théorèmes de De Morgan)	1.6.2 XOR
Exemple de circuit intégré de DEMUX	1.6.3 XNOR	1.7 Universalité des portes NOR et NAND	1.8 Formes d'écriture des	1.8.1 Définitions
un décodeur	1.8.2 La première forme canonique	1.8.4 La forme simplifiée	1.8.5 Le passage de la table de vérité vers l'expression logique sous forme canonique	1.9 Méthodes de simplification des fonctions logiques
APPLICATIONS Cours et applications de logique combinatoire et séquentielle	1.9.1 La méthode algébrique	1.9.2 La méthode graphique	1.10 La procédure de	2 ANALYSE ET SYNTHESE DES SYSTEMES COMBINATOIRES
DMXs)	2.1 Synthèse des Systèmes Combinatoires	2.1.1 Description logique du problème	2.1.2 Réalisation du circuit logique	2.2 Exemple de synthèse d'un circuit logique combinatoire
applications)	2.1.2 Représentation signe-grandeur	2.2.1 Enoncé du problème*	2.2.2 Solution	2.3 Analyse des systèmes
Compteurs asynchrones	2.2.2 Solution	2.3 Analyse des systèmes	2.3.1 Conversion de l'hexadécimal à l'octal et inversement	3.1.4
Programme de logique, liste de travaux pratiques et Références.	2.3.2 Représentation complément à 1 (complément restreint)	2.3.5 Applications des décodeurs	3.5.6 Exemple de réalisation des fonctions logiques par	3.5.7 Le transcodage
Tests des circuits e. Découpage de la tranche f. Montage en boîtier et marquage des circuits	3.5.7 Le transcodage	3.5.8 Demi-additionneur	3.5.9 Additionneur complet	3.5.4 Addition de deux nombres binaires non-
Buffer b. Porte AND à deux entrées c. Porte AOI (And Or Invert) d. Porte OAI (Or And Invert) 5.7. Fan Out	3.5.9 Additionneur complet	3.5.4 Addition de deux nombres binaires non-	3.5.5 Additionneur avec une retenue à propagation série	3.5.6 Additionneur à retenue anticipée
univ Batna 2 تجميل	3.5.6 Additionneur à retenue anticipée	3.5.7 La soustraction	3.5.8 Demi-soustracteur	3.5.9 Soustracteur complet
Bejaia Facult'e de Technologie تجميل	3.5.9 Soustracteur complet	3.5.9 Soustracteur complet	3.5.9 Soustracteur complet	3.5.9 Soustracteur complet