

第一章MCS-51簡介

- 1-1 單晶片微處理機的簡介
 - 一部微電腦須包含：
 - 微處理器(CPU)
 - 存放程式指令(ROM)
 - 存取的資料的RAM
 - 輸入/輸出埠(I/O埠)及時脈
 - 計數器，中斷系統

單晶片微處理機具有以下特點

- 1.受密度限制，晶片內記憶容量較小
- 2.可靠性良好
- 3.易擴充
- 4.控制功能強
- 5.具看門狗功能

單晶片微處機沿革介紹

- 第一階段(1976~1978年)： 8048
- 第二階段(1978年~)： 8051
- 第三階段(1982年~)： 8位元改良型及16位元
- 第四階段(1990年~)： AT89C51
- 第五階段(2000年~)： AT89S51/52 P89C51

單晶片微處理機的應用範圍

- 1.智慧型產品
- 2.智慧型儀表
- 3.測控系統
- 4.數值控制機
- 5.智慧型介面
- 6.自動控制

1-2AT89S51/P89C51特性

- 8位元的CPU
- 32條雙向I/O
- 128/256bytes資料記憶體RAM，可擴充至64K
- 4K/8K程式記憶體ROM，可擴充至64K
- 2/3個16位元計時器
- 具全雙工串列埠UART
- 6/8個中斷源

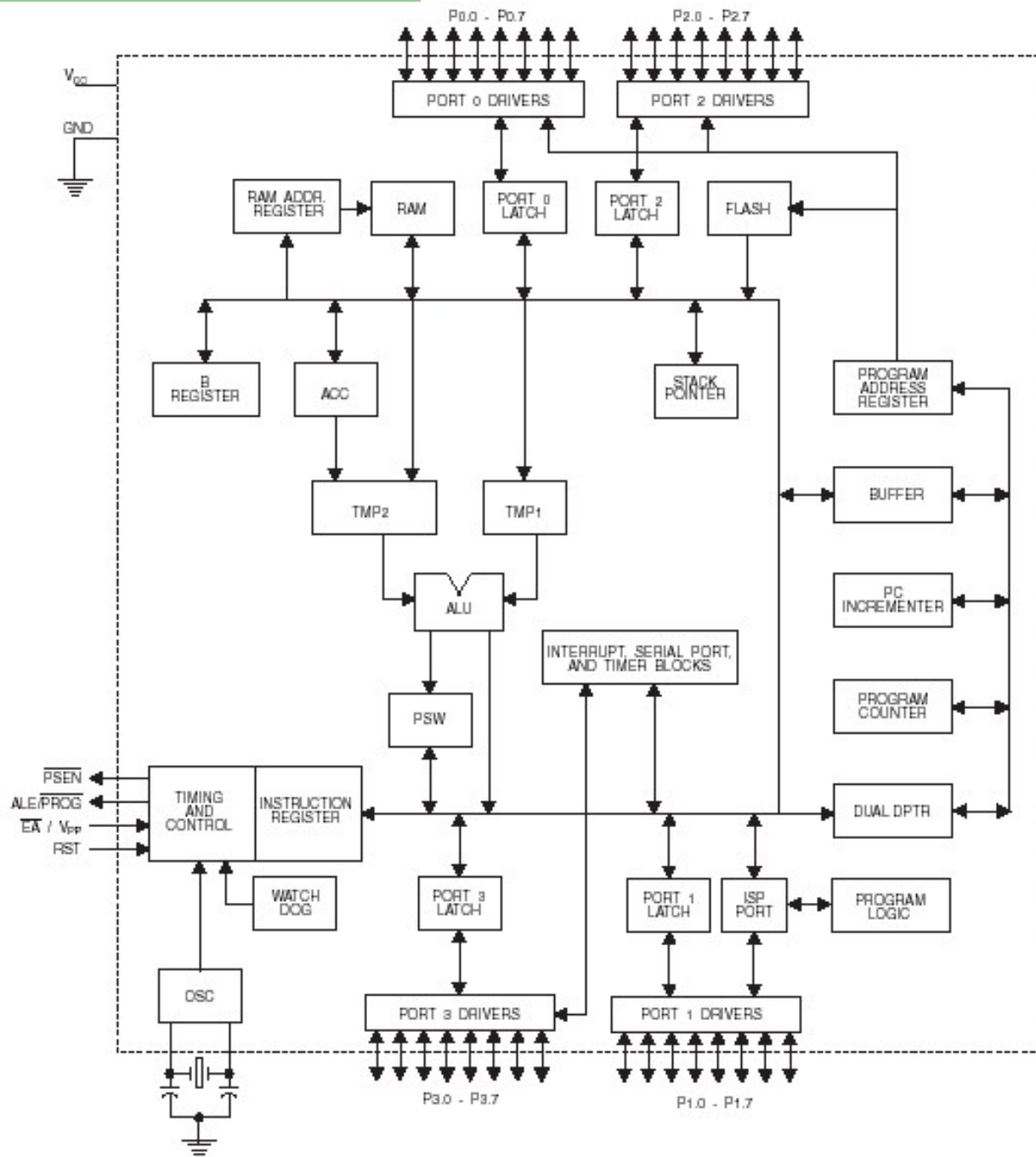
- 晶片內具有時脈振盪電路
- 雙指標暫存器(DPTR)
- 14位元看門狗計數器(WDT)
- PCA計數器陣列(P89C51)
- 可線上燒錄
- Power off flag
- 三階程式記憶體鎖碼

1-3晶片比較與相關族系介紹

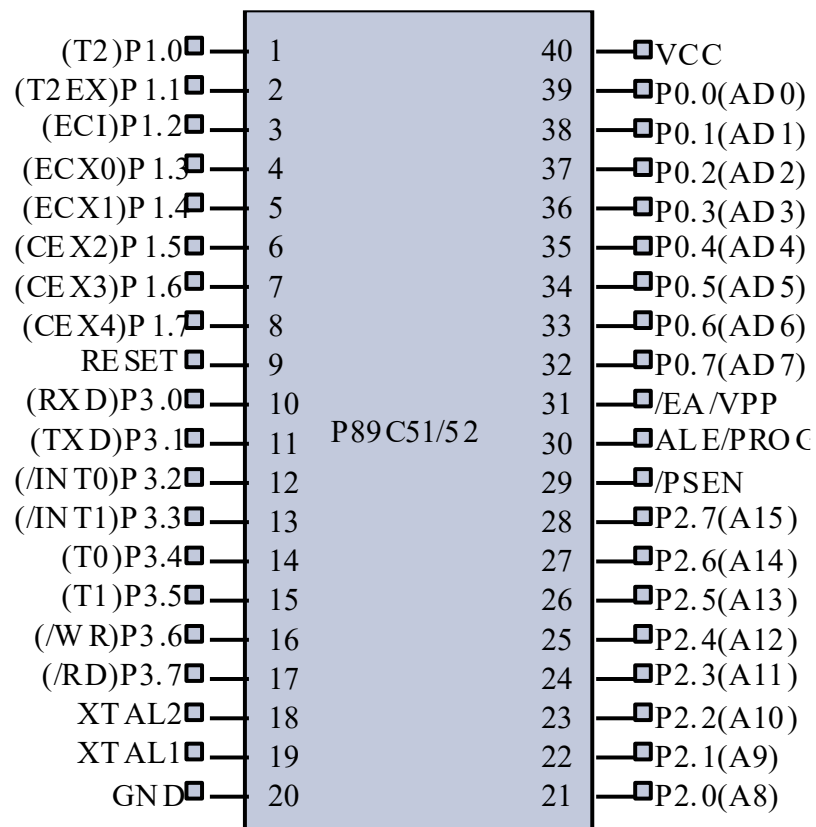
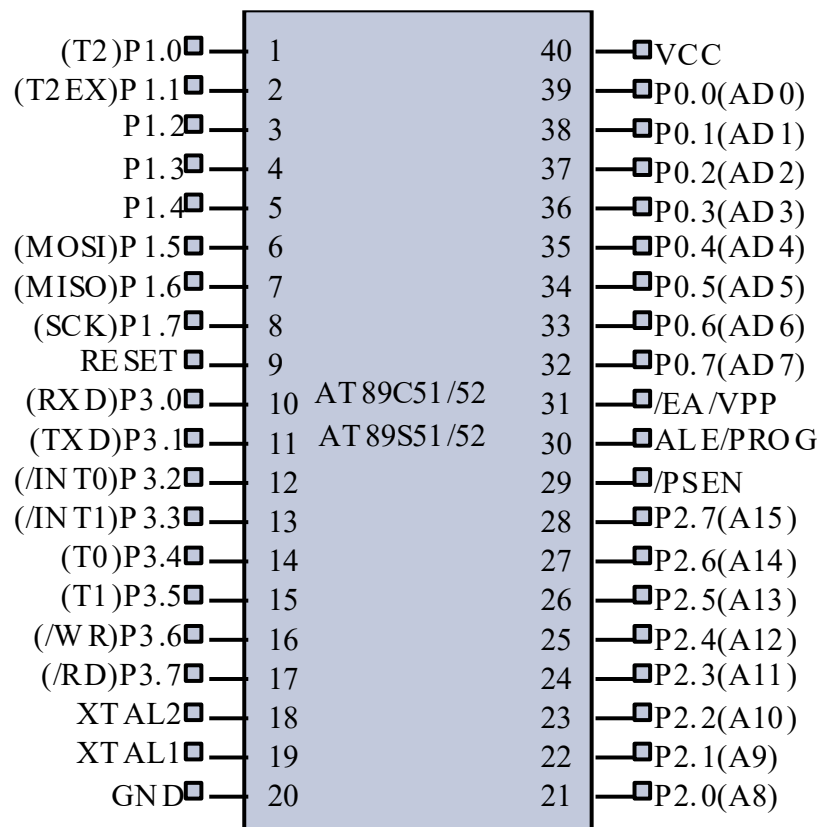
型號	AT89S51	AT89S52	P89C51RB2	P89C51RC2	P89C51RD2
FlashROM	4K	8K	16K	32K	64K
RAM	128	256	512	512	1K
工作頻率	0~33MHz		0~33MHz		
I/O	4個8位元輸出入埠		4個8位元輸出入埠		
計時器	2	3	3	3	3
WDT	14位元看門狗計數器		14位元看門狗計數器		
中斷源	6	8	9	9	9
串列埠	一組全雙工UART		一組全雙工UART		
DPTR	2組	2組	2組	2組	2組

型號	89C51/52	89S51/52
位元數	8位元	8位元
工作頻率	0~24MHz	0~33MHz
ROM	4k bytes/8k bytes	4k bytes/8k bytes
RAM	128 bytes/256bytes	128 bytes/256bytes
I/O	4個8位元I/O	4個8位元I/O
計時/計數器	2/3個16位元計時/計數器	2/3個16位元計時/計數器
Watching Timer	—	14位元看門狗計數器
中斷源	6/8個	6/8個
串列埠	一組全雙工UART	一組全雙工UART
省電模式	Idle模式及power-down模式	Idle模式及power-down模式
資料指標暫存器	一組16位元	二組16位元

1-4 方塊圖



1-5 AT89S51/P89C51之接腳圖



接腳說明

- I/O埠：
 - P0.0~P0.7(P0埠)
 - P1.0~P1.7(P1埠)
 - P2.0~P2.7(P2埠)
 - P3.0~P3.7(P3埠)

P0埠 8位元開汲極雙向I/O埠，其具有三個主要功能

- (1)外部擴充時，當做資料匯流排(D0~D7)。
- (2)外部擴充時，當做位址匯流排的低8位元(A0~A7)，高8位元為P2(A8~A15)。
- (3)當作一般I/O使用，因內部無提升電阻(浮接)，所以當作為輸入時應接外部提升電阻(約10K)。

P1：8位元雙向I/O埠，其具有二個主要功能

- (1)當作I/O埠使用，其內部有提升電阻。
- (2)作為一些特殊功能的外部接腳，如表1-3
<按此>

P2：8位元雙向I/O埠，其具有二個主要功能

- (1)外部擴充時，當做位址匯流排(A8~A15)使用。
- (2)當作一般I/O使用，內部具有提升電阻。

P3：8位元雙向I/O埠，其具有二個主要功能

- (1)當作一般I/O使用，內部有提升電阻。
- (2)可作為一些特殊功能的外部接腳，如表1-4

- VDD：電源+5V
- VSS：GND接地
- RESET：將此腳高態時(維持約2個機械週期)，可將CPU重置。

ALE接腳

- 1.位址栓鎖致能(Address Latch Enable)，存取外部記憶體時，輸出脈波來鎖住低8位元位址。
- 2.外接RAM/ROM，ALE接74373的G接腳，當CPU對外部記憶體進行存取時，用以鎖住位址的低位元位址組(A0~A7)。
- 3.未外接RAM/ROM時，ALE腳會有石英晶體的振盪頻率，可做為外部時脈。但特殊功能暫存器AUXR(位址8EH)設定bit0=1時，ALE接腳將被除能，不會產生石英晶體的振盪頻率，當執行MOVX或MOVC時，ALE才會再度恢復此項功能。

/PSEN接腳

- 1.讀取內部程式記憶體(ROM)時不動作。
- 2.讀取外部程式記憶體時，埠P0及埠P2的16條I/O線作為位址匯流排
- 3.讀取外部資料記憶體(RAM)時，兩個/PSEN脈波被跳過不會輸出。
- 4.外接ROM時，與ROM的/OE腳連接。

/EA接腳

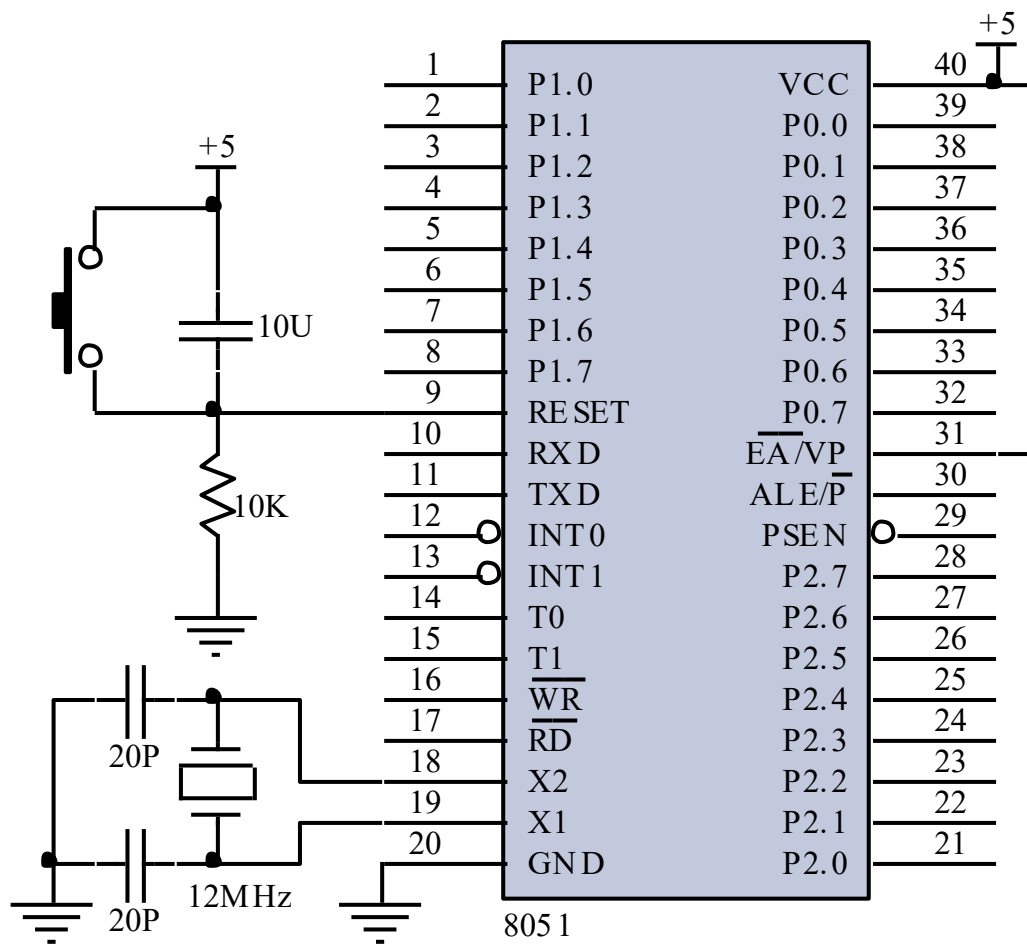
- 1.接高電位時(V_{cc})：CPU讀取內部程式記憶體(ROM)
- 2.接低電位時，CPU僅讀取外部程式記憶體ROM。

XTAL1、XTAL2 接腳

接石英晶體振盪器如圖1-3

- AT89S51/52一個機械週期含有6個狀態週期，而每個狀態週期為2個振盪器週期，因此一個機械週期計有12個振盪週期，如振盪器頻率為12MHz，一個振盪器週期為微秒，而一個機械週期為1微秒。

1-6基本應用電路



1-7程式記憶體ROM與資料記憶體RAM

- 程式記憶體ROM：電源斷電後，資料不會消失。
 1. 程式碼存放區，是唯讀記憶體。
 2. 當89S51的CPU被重置後，會從0000H位址開始執行。

資料記憶體**RAM**：電源斷電後，資料也跟著消失。

高128 位 元 組	FFH	間接定址 (89S51無) (89S52有)	直接定址 (SFR)	FFH
	80H			80H
低128 位 元 組	7FH	直接或間接定址		
	00H			

內部資料記憶體分成三個部分

- (一)低128位元組(00~7FH)的資料記憶體：
00~1FH，32位元組被分成四個暫存器庫(Register Bank)分別為RB0、RB1、RB2、RB3，由程式狀態字組暫存器(PSW)中的RS1、RS0來選擇那一個暫存器庫。此128位元組的RAM其存取可用直接定址或間接定址。20H~2FH的RAM又可作為直接位元定址。

範例說明

- (二)高128位元組(80H~FFH)的資料記憶體
89S51是不存在的，89S52在存取時只能使用間接定址的方式存取資料，而無法用直接定址方式存取，因為直接定址會變成存取特殊功能暫存器。

- (三)特殊功能暫存器80H~FFH(Special Function Register簡稱SFR)

其所在位址80H~FFH與高128位元組似乎相同，但實際上是兩個不同的記憶體空間，間接定址存取高128位元組RAM，而直接定址是存取特殊暫存器。

1.特殊功能暫存器(SFR)

- 1.特殊功能暫存器(SFR)：分為直接定址與可直接位元定址，如表1-6列出89S51/52可直接位元定址的特殊暫存器。
- 2.89S51/52特殊功能暫存器(SFR)的記憶體圖與RESET重置後的內定值如表1-7

特殊功能暫存器說明

- **B暫存器**：乘法運算時**MUL AB**，**B**存放乘數，運算後存放乘積的高位元組。除法運算時**DIV AB**，**B**存放除數，運算後存放餘數，另外它也可作一般暫存器用。
- **累積器ACC**：一般資料存取及運算結果的存放。

PSW程式狀態字組(Program Status Word register)

7	6	5	4	3	2	1	0	Bit
CY	AC	F0	RS1	RS0	OV	—	P	

P同位元旗號

OV溢位旗號

RS1、RS0工作暫存器庫選擇位元

CY進位旗號

F0一般用途旗號

AC輔助進位旗號

IP中斷優先權控制暫存器(Interrupt Priority register)

7	6	5	4	3	2	1	0	Bit
—	—	PT2	PS	PT1	PX1	PT0	PX0	

PX0定義外部/INT0之中斷優先權

PT0定義TIMER0之中斷優先權

PX1定義外部/INT1之中斷優先權

PT1定義TIMER1之中斷優先權

PS定義串列埠之中斷優先權

PT2定義TIMER2之中斷優先權

8個中斷源如圖1-5

SCON串列控制暫存器(Serial port Control register)

7	6	5	4	3	2	1	0	Bit
SM0	SM1	SM2	REN	TB8	RB8	TI	RI	

各位元說明

TMOD計時器模式控制暫存器 (Timer/Counter Mode Control)

TIMER1				TIMER0				
7	6	5	4	3	2	1	0	Bit
GATE	C/T	M1	M0	GATE	C/T	M1	M0	

GATE：當TRX(在TCON)=1且**GATE=1**時，則計時器只在/INTX接腳為高電位時才會計時。當**GATE=0**時，則計時器只在**TRX=1**時才會計時。(※X=0或1)

M1、M0：工作模式選擇。

C/T：計時計數切換開關，**C/T=1**時為外部計數功能，以計數T0/T1接腳所輸入的脈波信號。**C/T=0**時為內部計時功能(OSC/12)。

PCON電源控制暫存器(Power Control register)

7	6	5	4	3	2	1	0	Bit
SMOD	—	—	—	GF1	GF0	PD	IDL	

各位元說明

TCON計時控制暫存器(Timer/Counter Control register)

7	6	5	4	3	2	1	0	Bit
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	

各位元說明

AUXR輔助暫存器(AUXiliary Register)

7	6	5	4	3	2	1	0	Bit
			WDIDLE	DISRTO			DISALE	

各位元說明

AUXR1輔助暫存器

7	6	5	4	3	2	1	0	Bit
							DPS	

DPS：此位元設定為**1**，則使用**DP1L**及**DP1H**資料指標暫存器。此位元設定為**0**，則使用**DP0L**及**DP0H**資料指標暫存器。

WDTRST暫存器

- 看門狗計時器重置暫存器(Watchdog Timer Reset register)，啟動看門狗計時器WDT時，只要依序將1EH、E1H寫入WDTRST暫存器，當14位元計數器溢位(3FFFFH)時，RESET接腳會送出一個高態脈波以重置CPU，所以程式必須在WDT溢位之前，將1EH、E1H寫入WDTRST暫存器，避免WDT溢位重置CPU。以CPU使用12MHz石英晶體為例，3FFFFH=16383，也就是每16384微秒(16.384ms)即產生一個重置信號。

T2CON暫存器：Timer2的控制暫存器

7	6	5	4	3	2	1	0	Bit
TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2	

各位元說明

T2MOD暫存器：TIMER2模式控制暫存器 (TIMER2 MODE Control Register)

- T2OE：TIMER2輸出致能位元(TIMER2 Output Enable bit)
- DCEN：(Down Counter Enable)，此位元設定TIMER2為上數/下數計數器。
DCEN=1為上數或下數，DCEN=0為上數。